



高密度塩素プラズマで低温,低損傷 プロセスを可能にした金属成膜装置

Low-temperature and Low-damage Metal
CVD with High-density Cl₂ Plasma

坂本 仁志*1
Hitoshi Sakamoto

小 椋 謙*2
Yuzuru Ogura

大庭 義行*3
Yoshiyuki Ooba

八 幡 直 樹*4
Naoki Yahata

1. は じ め に

塩化金属還元気相成長 (MCR-CVD: Metal Chloride Reduction Chemical Vapor Deposition) 法は、当社が独自に見出した反応に基づく新しい成膜法である⁽¹⁾。

この成膜法では、塩素ガスのみによる高密度プラズマを用いているため、原料コストの削減やプロセスの低温化が可能となる。また、電荷を伴わない塩素ラジカル反応を主として利用しているために、基板表面への損傷を最低限に抑えられる。さらに、エッチング反応と成膜反応が共存した系であるため、微細パターンに対して、その底部から埋め込まれる、いわゆる“ボトムアップ”成長⁽²⁾から均一被覆成長まで制御可能である。これらの特徴は、これからの大規模集積回路 (ULSI: Ultra Large Scale Integrated circuit) や平板型ディスプレイ (FPD: Flat Panel Display) といった電子デバイスの製造プロセスに必要な不可欠になると考えられる。本論では、チタン、イリジウム、及び窒化タンタルを例として、その適用可能性について議論する。

2. 装 置

MCR-CVD法では、バルク金属と基板が対向する空間に塩素ガスを導入し、その空間を取り巻く誘導コイルに高周波電力を印加して、塩素プラズマを発生させる。プラズマ中に含まれる多量の塩素ラジカルは、バルク金属をエッチングして塩化金属を発生させるとともに、基板表面に吸着した塩化金属を還元し、結果的に金属膜を析出させる。

タイトル写真は、現在開発中の8インチウェハ対応装置の外観である。1ロードロック+1チャンバの構成で、チャンバにはプラズマ発生用のループ状のアンテナと、その直下に交換容易な金属ターゲットを配置している。

3. 成 膜 例

3.1 チタン成膜⁽³⁾

チタンは、半導体デバイス中でよく用いられる材料で、最近では特に配線の密着層、バリア層、及びエッチストップ層として、スパッタリング法やCVD法で形成されている。しかし、デバイスの微細化が進む中、スパッタリング法では荷電粒子による表面へのダメージが、通常のCVD法では高い成膜温度 (>400℃) や高濃度の膜中残留塩素 (>5%) が問題になってきた。

図1にMCR-CVD法でホールパターン (0.5 μm径、深さ1.2 μm) に基板温度300℃、成膜速度3 nm/minで、50 nm厚に成膜した結果を示す。パターン全体にほぼ均一に被覆されており、このときの膜中塩素濃度は2%、抵抗率は1.0 mΩ・cm (バルク抵抗率42 μΩ・cm) であった。抵抗率が十分に下がっていないのは、雰囲気中の残留水分が取り込まれたためと考えられるが、これまでの成膜法よりも塩素濃度の低いチタン膜が低温で供給できる可能性を示すことができた。

3.2 イリジウム成膜⁽⁴⁾

イリジウムは、次世代の不揮発性メモリとして開発が進められている強誘電体メモリ (FeRAM: Ferroelectric Random Access Memory) における、キャパシタ電極候補の一つである。前記のチタンと同様に、これまではスパッタリング法や有機金属気相成長法 (MOCVD: Metal Organic Chemical Vapor Deposition) で形成されていたが、被覆性や密着性の点で十分ではなかった。また、原料コストが非常に高いことも問題であった。

図2にMCR-CVD法でホールパターン (0.5 μm径、深さ1.2 μm) に、基板温度300℃、成膜速度4.2 nm/minで50 nm厚に被覆した結果を示す。ここで、イリジウム成膜に限って、塩化物が成膜初期界面に存在するとシリコン基板の侵食が起きる。そこであらかじめ

*1 技術本部先進技術研究センター応用物理グループ主席 工博

*2 技術本部先進技術研究センター先進材料グループ 工博

*3 技術本部先進技術研究センター先進材料グループ

*4 技術本部先進技術研究センター応用物理グループ

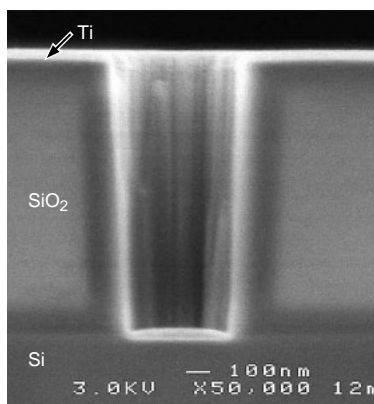


図1 チタン膜のホールパターンへの被覆状況SEM写真 径0.5 μm 、深さ1.2 μm のホールに均一に被覆できている。

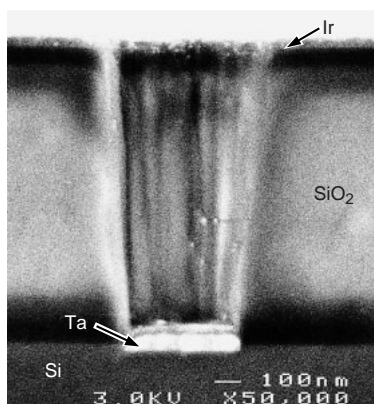


図2 イリジウム膜のホールパターンへの被覆状況SEM写真 径0.5 μm 、深さ1.2 μm のホールに均一に被覆できている。

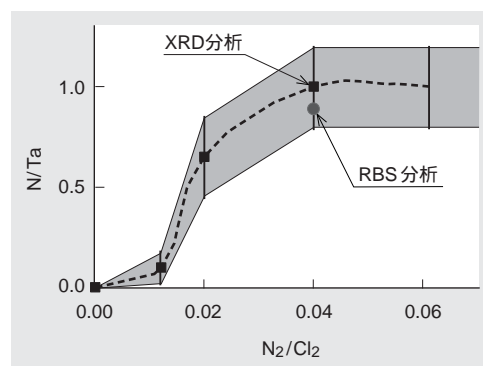


図3 窒化タンタル膜のN/Ta比の窒素流量依存性 窒素流量増とともにN/Ta比が増加している。分析はXRDとRBSの2種類の方法で実施し、結果はほぼ一致している。

同法でタンタル保護膜をホール底部に成膜した後、イリジウムを成膜した。チタンの場合と同様に、比較的被覆性のよい膜が形成され、膜中塩素濃度は1%、抵抗率は1.27 $\text{m} \cdot \text{cm}$ (バルク抵抗率4.7 $\mu \cdot \text{cm}$)であった。この場合も、膜中に残留水分が取り込まれたために抵抗率が十分に下がらなかったと思われるが、これまでの成膜法よりも密着性、被覆性のよいイリジウム膜が供給できる可能性を示すことができた。

3.3 窒化タンタル成膜⁵⁾

窒化タンタルは、優れた拡散阻止能をもつことから、ULSIのCu配線に対するバリア膜として、あるいは窒素とタンタルの組成(N/Ta比)を変えることによって仕事関数を制御できることから、ULSIのゲートメタル電極膜としての用途が期待されている。前者に対しては、スパッタリング法、あるいは原子層成膜法(ALD: Atomic Layer Deposition)によって、ある程度の対応が可能である。しかし後者に対しては、N/Ta制御性が低いことや極薄ゲート絶縁膜(< 2 nm)に対する損傷が大きいという問題から、十分に対応できる成膜法がなかった。一方、MCR-CVD法では、窒素、あるいは酸素を微量に混合することにより、窒化金属や酸化金属の成膜も可能と考えその検討を実施した。

図3に、20 nm/minの速度で成膜した60 nm厚の膜において、導入塩素量に対して添加窒素量を変えたときの膜中のN/Ta比の変化を示す。ここで、X線回折法(XRD: X-ray Diffractometer)とラザフォード後方散乱分光法(Rutherford Backscattering Spectroscopy)を用いて、その組成を評価した。窒素を微量に添加することによってN/Ta比が大きく増加するため、仕事関数を制御できる可能性が得られた。なおこのとき、下地の2 nm厚の酸化シリコン膜にはほとんど損傷がないことを透過電子顕微鏡で確認している。

4. ま と め

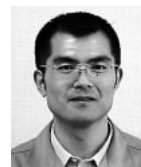
本論では、MCR-CVD法という新しい金属成膜法の特徴とその広い適用性を、チタン、イリジウム、及び窒化タンタルを例に示した。現在、これらの長所をベースに、顧客の研究開発段階から密着した協力体制を構築することと、シミュレーションを駆使した迅速な顧客対応を行なうことを基本方針として、半導体製造装置市場への参入を目指している。

参 考 文 献

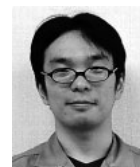
- (1) Sakamoto, H. et al., A Method for Copper Film Deposition with Cl₂ plasma, J. Electrochemical Society, Vol.151 No.3 (2004) p.C200
- (2) 坂本仁志ほか, 次世代半導体配線プロセス用メタル成膜装置, 三菱重工技報 Vol.40 No.6 (2003) p.324
- (3) 大庭義行ほか, 塩素プラズマ利用塩化金属還元法によるTi成膜とその被覆性の制御, 第65回応用物理学会学術講演会講演予稿集 No.2p-ZF-15 (2004) p.560
- (4) 小林千香子ほか, 塩素プラズマ利用塩化金属還元法によるIrの成膜, 第65回応用物理学会学術講演会講演予稿集 No.2a-Y-3 (2004) p.474
- (5) 小椋謙ほか, 塩素プラズマ利用塩化金属還元法による窒化タンタルの成膜, 第65回応用物理学会学術講演会講演予稿集 No.3a-N-7 (2004) p.115



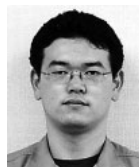
坂本仁志



小椋謙



大庭義行



八幡直樹